

UNIVERSITÀ DEGLI STUDI DI BOLOGNA  
FACOLTÀ DI SCIENZE MATEMATICHE, FISICHE E NATURALI  
Corso di Laurea in Scienze dell'Informazione

# **Analisi e sviluppo di un layer di switching ATM per dispositivi embedded**

**Relatore:**

Chiar.mo **Prof. VITTORIO MANIEZZO**

**Presentata da:**

**MARIKA ERCOLANI**

**Co-relatore:**

**Dr. MATTEO ROFFILLI**

# AGENDA

- Motivazioni
- Asynchronous Transfer Mode (ATM)
- Sviluppo switch software
- Ambiente sperimentale e risultati
- Conclusioni e sviluppi futuri

# Introduzione

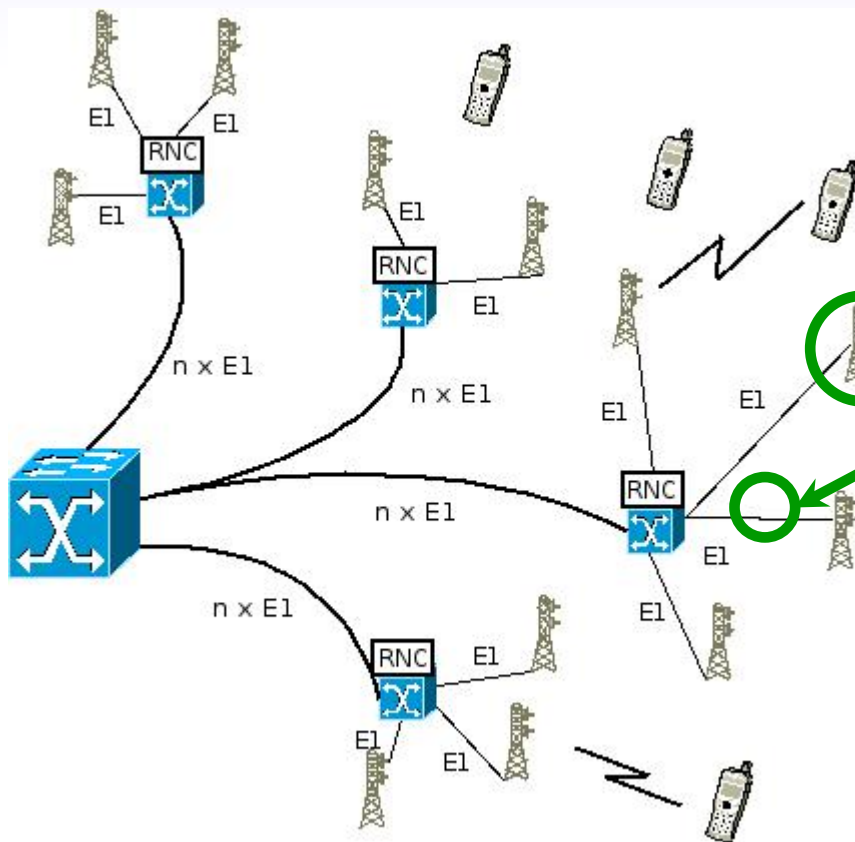
Progetto svolto all'interno  
dall'azienda spagnola Albentia  
Systems con sede a Madrid



Ricerca e sviluppo di prodotti innovativi  
a supporto del trasporto  
dell'informazione nelle reti telefoniche

# Motivazioni

Ampliamento della rete di telefonia mobile:



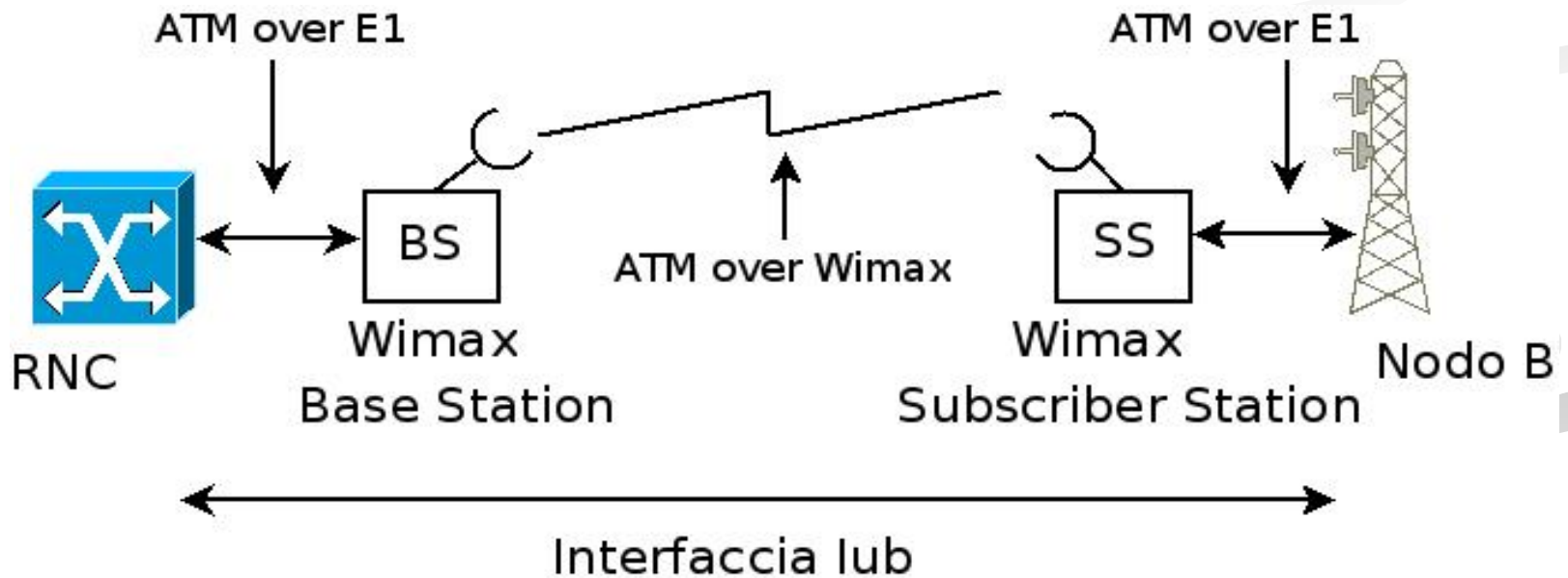
posizionamento di nuove  
antenne (nodi B)

stesura di nuovi cavi

elevati costi di  
installazione



# Motivazioni



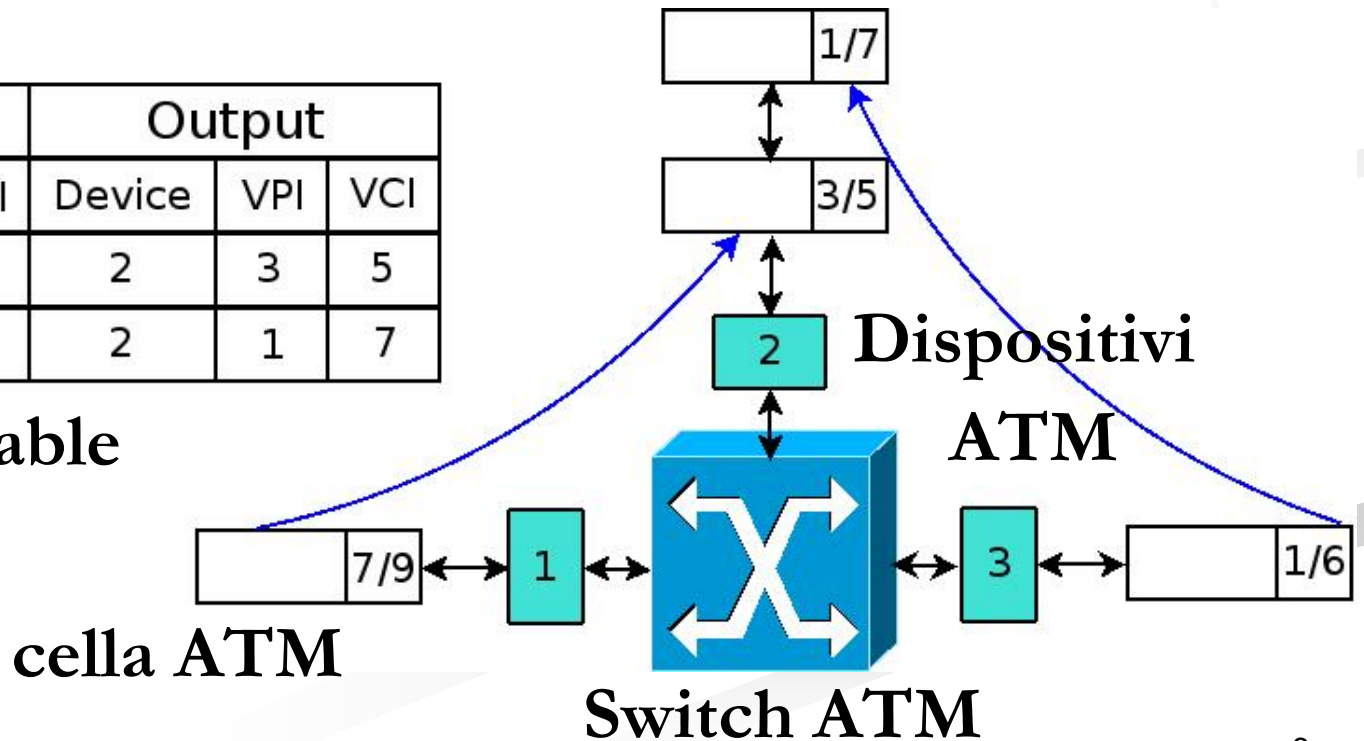
# Asynchronous Transfer Mode

## ATM

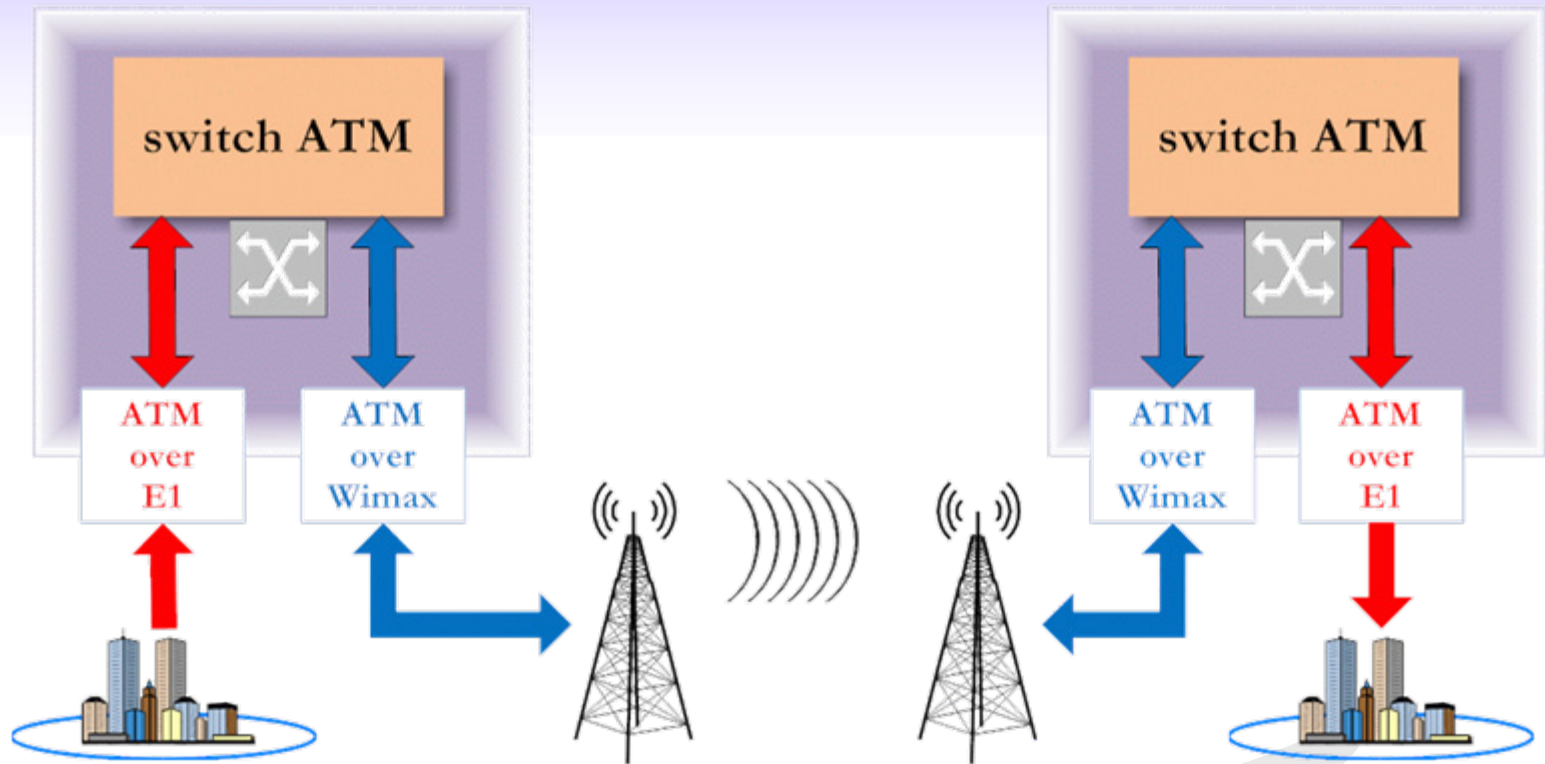
# Protocollo di trasferimento a commutazione di cella orientato alla connessione

Input			Output		
Device	VPI	VCI	Device	VPI	VCI
1	7	9	2	3	5
3	1	6	2	1	7

# Routing table



# Panoramica di utilizzo

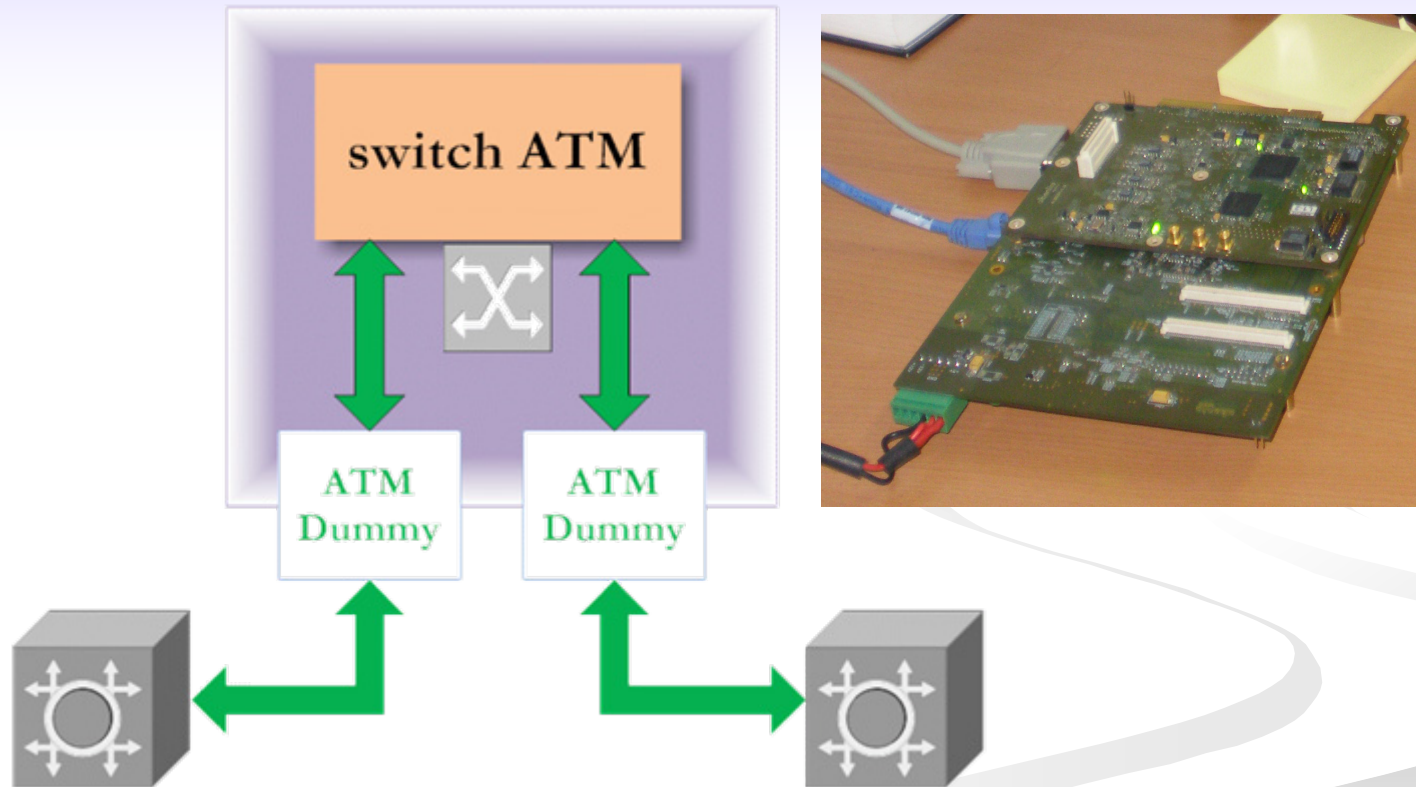


Componenti fondamentali sono **switch** e **dispositivi ATM**



# Architettura del layer

Il sistema sperimentale implementa su HW embedded dispositivi ATMDummy per creare una maglia di circuiti virtuali



Generatori SW di celle simulano un cell rate tipico dei canali trasmissivi di tipo E1



# Ambiente sperimentale



Intel IXP425 533 MHz



Linux 2.6.22-rt7

GCC (Cross Compiler)



Circa 10000 righe di codice C

# Analisi e progettazione ATMDev

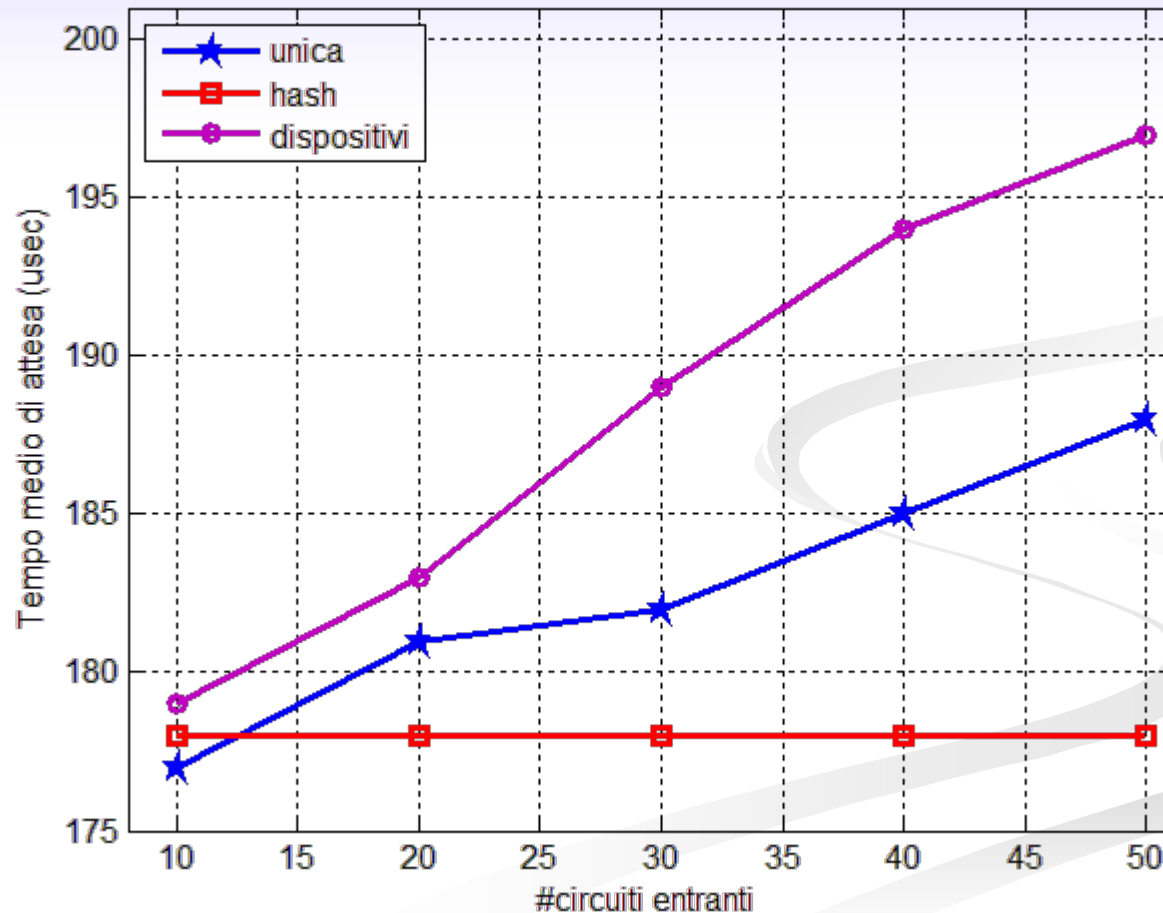
- DISPOSITIVO DI RETE capace di comprendere il protocollo ATM
- Implementa un'interfaccia di comunicazione fra lo strato ATM e lo strato fisico
- Contiene meta dati per implementare il meccanismo di REFERENCE COUNTING

# Analisi e progettazione ATMSwitch

- Registrazione e deregistrazione on fly dei dispositivi
- Divisione in TOP HALF e BOTTOM HALF del processo di commutazione
- BUFFERING delle celle e delle richieste di commutazione
- Struttura di ACCELERAZIONE associata ai dispositivi

# Performance

Andamento del tempo medio di attesa delle celle



# Conclusioni e sviluppi futuri

## Conclusioni

- Sistema scalabile e gestione uniforme di dispositivi fisici differenti
- Implementazione di appropriate strutture dati per il layer ATM e di accelerazione per il processo di switching
- Meccanismi di corretta gestione delle risorse in un sistema real time multiprocesso
- I test effettuati hanno rilevato la robustezza e la stabilità del sistema

## Sviluppi futuri

- Completamento dei driver per la gestione dei dispositivi ATMoverE1 e ATMoverWimax
- Ciclo di test più accurati volti a determinare in maniera sistematica le prestazioni del sistema
- Installazione del software nelle stazioni finali

UNIVERSITÀ DEGLI STUDI DI BOLOGNA  
FACOLTÀ DI SCIENZE MATEMATICHE, FISICHE E NATURALI  
Corso di Laurea in Scienze dell'Informazione

# **Analisi e sviluppo di un layer di switching ATM per dispositivi embedded**

**Relatore:**

Chiar.mo **Prof. VITTORIO MANIEZZO**

**Presentata da:**

**MARIKA ERCOLANI**

**Co-relatore:**

**Dr. MATTEO ROFFILLI**

# Asynchronous Transfer Mode ATM

## Modello di riferimento:

Convergenza	CS	AAL
Segmentazione e ricostruzione	SAR	
Generic flow control	ATM	
Label switching		
Analisi e modifica del VPI e VCI		
Multiploazione e demultiploazione delle celle		
Adattamento del cell rate al bit rate	TC	Fisico
Generazione e verifica del campo HEC		
Cell delineation		
Adattamento delle celle alle trame		
Generazione delle trame		
Temporizzatore di bit	PMD	
Trasmissione sul mezzo fisico		

strato di adattamento

strato ATM

strato fisico



# Modulo in User Space

User Space

Controllo da parte dell'utente  
su Switch e dispositivi ATM



Kernel Space

Definizione di operazioni  
di configurazione, controllo  
e testing

Hardware

